

PAT-NO: JP02001056652A

DOCUMENT-IDENTIFIER: JP 2001056652 A

TITLE: DISPLAY DEVICE AND METHOD FOR
REPAIRING THEREOF

PUBN-DATE: February 27, 2001

INVENTOR-INFORMATION:

NAME	COUNTRY
ICHIKAWA, HIROAKI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
SONY CORP	N/A

APPL-NO: JP11231361

APPL-DATE: August 18, 1999

INT-CL (IPC): G09F009/30, G02F001/1343 , G02F001/1368 ,
H01L021/82
 , H01L027/04 , H01L021/822 , H01L029/786

ABSTRACT:

PROBLEM TO BE SOLVED: To realize repairing of a display device by which defective pixels can be made hardly visible compared to a method of making the defect into a black spot or white spot.

SOLUTION: The display device is equipped with scanning lines X in a row direction signal lines Y in a column direction, and pixels PXL in a matrix arranged in the intersections of both lines. The pixel PXL consists of a thin film transistor TFT which accepts an electric signal from the signal line Y

when the line is selected by the scanning line X, a capacitance element Cs which holds the accepted electric signal, a liquid crystal cell which changes its optical state according to the held electric signal, and a conductor PTN which connects these. The conductor PTN has such a pattern shape that when the capacitance element Cs has a defect DF, the capacitance element Cs can be electrically disconnected from the liquid crystal cell while the electric connection between the liquid crystal cell and the TFT is maintained. Specifically, the TFT, capacitance element Cs, liquid crystal cell and conductor PTN are formed as integrated on one surface of a transparent substrate. The conductor PTN has a pattern shape which can be partly cut by irradiation with laser light entering through the other face of the transparent substrate.

COPYRIGHT: (C) 2001, JPO

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2001-56652

(P2001-56652A)

(43)公開日 平成13年2月27日(2001.2.27)

(51)Int.Cl. ⁷	識別記号	F I	テマコード*(参考)
G 0 9 F 9/30	3 3 8	G 0 9 F 9/30	2 H 0 9 2
G 0 2 F 1/1343		G 0 2 F 1/1343	5 C 0 9 4
1/1368		1/136	5 0 0 5 F 0 3 8
H 0 1 L 21/82		H 0 1 L 21/82	F 5 F 0 6 4
27/04		27/04	V 5 F 1 1 0

審査請求 未請求 請求項の数28 O L (全 9 頁) 最終頁に続く

(21)出願番号 特願平11-231361

(22)出願日 平成11年8月18日(1999.8.18)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 市川 弘明

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74)代理人 100092336

弁理士 鈴木 晴敏

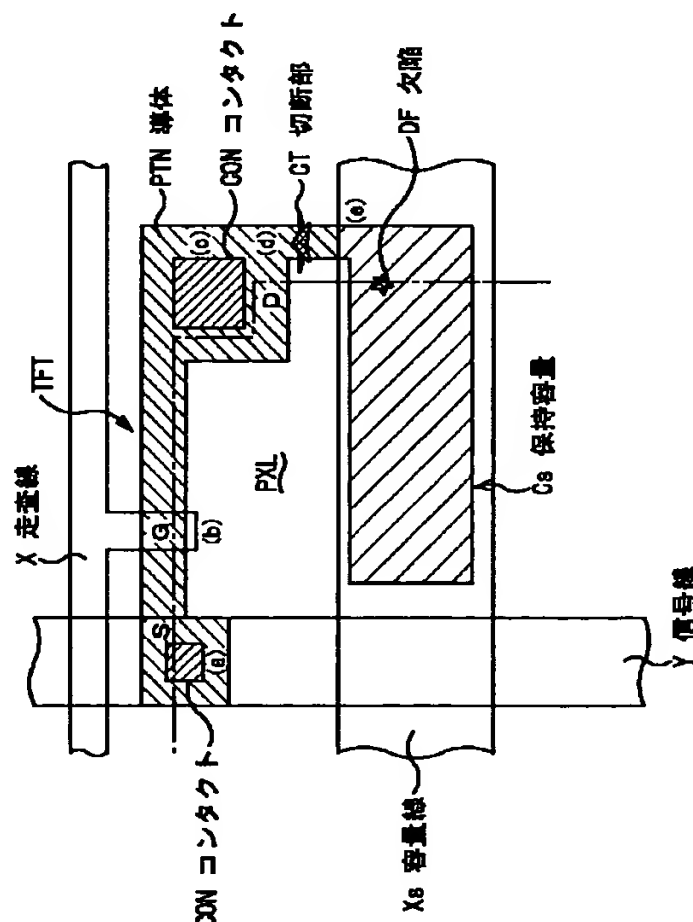
最終頁に続く

(54)【発明の名称】 表示装置およびその修復方法

(57)【要約】

【課題】 欠陥画素を黒点化又は白点化するよりも目立たなくすることができる表示装置の修復を実現する。

【解決手段】 表示装置は、行状の走査線Xと、列状の信号線Yと、両者の交差部に配された行列状の画素PXLとを備えている。画素PXLは、走査線Xによって選択された時信号線Yから電気信号を取り込む薄膜トランジスタTFTと、取り込んだ電気信号を保持する容量素子Csと、保持された電気信号に応じて光学状態が変化する液晶セルと、これらを互いに接続する導体PTNとからなる導体PTNは、容量素子Csに欠陥DFがあるとき液晶セルとTFTとの電気的な接続を維持したまま容量素子Csを液晶セルから電気的に切断可能なパターン形状を有する。具体的には、TFT、容量素子Cs、液晶セル及び導体PTNは透明基板の一面側に集積形成されており、導体PTNは透明基板の他面側から入射するレーザ光の照射を受けて部分的に切断可能なパターン形状を有する。



【特許請求の範囲】

【請求項1】 行状の走査線と、列状の信号線と、両者の交差部に配された行列状の画素とを備え、

前記画素は、走査線によって選択された時信号線から電気信号を取り込む能動素子と、取り込んだ電気信号を保持する容量素子と、保持された電気信号に応じて光学状態が変化する電気光学素子と、前記能動素子、前記容量素子及び前記電気光学素子を互いに接続する導体とからなり、

前記導体は、前記容量素子に欠陥があるとき前記電気光学素子と前記能動素子との電気的な接続を維持したまま前記容量素子を前記電気光学素子から電気的に切断可能なボタン形状を有することを特徴とする表示装置。

【請求項2】 前記能動素子、容量素子、電気光学素子及び導体は透明基板の一面側に集積形成されており、前記導体は透明基板の他面側から入射するレーザ光の照射を受けて部分的に切断可能なボタン形状を有する請求項1記載の表示装置。

【請求項3】 前記導体は、レーザ光の照射を受けて切断可能なくびれたボタン形状を有する請求項2記載の表示装置。

【請求項4】 前記能動素子は、走査線に接続したゲート、信号線に接続したソース及び前記電気光学素子と容量素子とに接続したドレインを有する薄膜トランジスタからなり、前記導体は該薄膜トランジスタを構成する半導体薄膜と同一層である請求項1記載の表示装置。

【請求項5】 前記薄膜トランジスタは、多結晶シリコンからなる半導体薄膜で構成されている請求項4記載の表示装置。

【請求項6】 前記電気光学素子は、前記能動素子に接続した画素電極と、該画素電極に対向配置されて所定の電位に保持された対向電極と、両電極の間に保持された液晶とからなる請求項1記載の表示装置。

【請求項7】 前記画素電極は金属反射膜又は透明導電膜からなり、前記能動素子、容量素子及び導体は該画素電極の下層に配されている請求項6記載の表示装置。

【請求項8】 行状の走査線と、列状の信号線と、両者の交差部に配された行列状の画素とを備え、

前記画素は、走査線によって選択された時信号線から電気信号を取り込む能動素子と、取り込んだ電気信号を保持する容量素子と、保持された電気信号に応じて光学状態が変化する電気光学素子と、前記能動素子、前記容量素子及び前記電気光学素子を互いに接続する導体とからなり、

各画素に含まれる容量素子は欠陥容量素子と非欠陥容量素子とがあり、

欠陥容量素子を含む画素では前記能動素子と前記電気光学素子との電気的接続を維持したまま、欠陥容量素子が前記導体から選択的に切り離されている表示装置。

【請求項9】 前記能動素子、容量素子、電気光学素子

及び導体は透明基板の一面側に集積形成されており、前記導体は透明基板の他面側から入射するレーザ光の照射を受けて部分的に切断され該欠陥容量素子を切り離す請求項8記載の表示装置。

【請求項10】 前記導体は、レーザ光の照射を受けて切断された部分がくびれた形状を有する請求項9記載の表示装置。

【請求項11】 前記能動素子は、走査線に接続したゲート、信号線に接続したソース及び前記電気光学素子と容量素子とに接続したドレインを有する薄膜トランジスタからなり、前記導体は該薄膜トランジスタを構成する半導体薄膜と同一層である請求項8記載の表示装置。

【請求項12】 前記薄膜トランジスタは、多結晶シリコンからなる半導体薄膜で構成されている請求項11記載の表示装置。

【請求項13】 前記電気光学素子は、前記能動素子に接続した画素電極と、該画素電極に対向配置されて所定の電位に保持された対向電極と、両電極の間に保持された液晶とからなる請求項8記載の表示装置。

【請求項14】 前記画素電極は金属反射膜又は透明導電膜からなり、前記能動素子、容量素子及び導体は該画素電極の下層に配されている請求項13記載の表示装置。

【請求項15】 行状の走査線と、列状の信号線と、両者の交差部に配された行列状の画素とを備え、前記画素は、走査線によって選択された時信号線から電気信号を取り込む能動素子と、取り込んだ電気信号を保持する容量素子と、保持された電気信号に応じて光学状態が変化する電気光学素子と、前記能動素子、前記容量素子及び前記電気光学素子を互いに接続する導体とからなる表示装置の修復方法であって、

容量素子に起因する欠陥画素が含まれているとき、前記欠陥画素内で、能動素子と電気光学素子との電気的な接続を保ったまま容量素子のみを前記導体から電気的に切り離すことを特徴とする表示装置の修復方法。

【請求項16】 前記能動素子、容量素子、電気光学素子及び導体は透明基板の一面側に集積形成されており、透明基板の他面側からレーザ光を入射して前記導体に照射しこれを選択的に切断して容量素子を切り離す請求項15記載の表示装置の修復方法。

【請求項17】 前記導体は、レーザ光の照射を受けて切断された部分がくびれた形状を有する請求項16記載の表示装置の修復方法。

【請求項18】 前記能動素子は、走査線に接続したゲート、信号線に接続したソース及び前記電気光学素子と容量素子とに接続したドレインを有する薄膜トランジスタからなり、前記導体は該薄膜トランジスタを構成する半導体薄膜と同一層である請求項15記載の表示装置の修復方法。

【請求項19】 前記薄膜トランジスタは、多結晶シリ

コンからなる半導体薄膜で構成されている請求項18記載の表示装置の修復方法。

【請求項20】 前記電気光学素子は、前記能動素子に接続した画素電極と、該画素電極に対向配置されて所定の電位に保持された対向電極と、両電極の間に保持された液晶とからなる請求項15記載の表示装置の修復方法。

【請求項21】 前記画素電極は金属反射膜又は透明導電膜からなり、前記能動素子、容量素子及び導体は該画素電極の下層に配されている請求項20記載の表示装置の修復方法。

【請求項22】 行状の走査線と、列状の信号線と、両者の交差部に配された行列状の画素とを備え、前記画素は、走査線によって選択された時信号線から電気信号を取り込む能動素子と、取り込んだ電気信号を保持する容量素子と、保持された電気信号に応じて光学状態が変化する電気光学素子と、前記能動素子、前記容量素子及び前記電気光学素子を互いに接続する導体とからなる表示装置の製造方法であって、
各画素ごとに、能動素子、電気光学素子および容量素子

を形成する形成工程と、
これらの能動素子、電気光学素子および容量素子を互いに電氣的に接続する導体をパタニングする食刻工程と、
容量素子に起因する欠陥画素が含まれているとき、該欠陥画素内で能動素子と電気光学素子との電氣的な接続を保ったまま容量素子のみを導体から電氣的に切り離す修復工程とを行う表示装置の製造方法。

【請求項23】 前記形成工程は、能動素子、容量素子、電気光学素子及び導体を透明基板の一面側に集積形成し、
前記修復工程は、透明基板の他面側からレーザ光を入射して前記導体に照射しこれを選択的に切断して容量素子を切り離す請求項22記載の表示装置の製造方法。

【請求項24】 前記食刻工程は、レーザ光の照射を受けて切断されるべき部分の導体をくびれた形状にパタニングする請求項23記載の表示装置の製造方法。

【請求項25】 前記形成工程は、能動素子として、走査線に接続したゲート、信号線に接続したソース及び電気光学素子と容量素子とに接続したドレインを有する薄膜トランジスタを形成し、
前記食刻工程は、該薄膜トランジスタを構成する半導体薄膜と同一層の導体をパタニングする請求項22記載の表示装置の製造方法。

【請求項26】 前記形成工程は、多結晶シリコンからなる半導体薄膜で構成された薄膜トランジスタを形成する請求項25記載の表示装置の製造方法。

【請求項27】 前記形成工程は、能動素子に接続した画素電極と、該画素電極に対向配置されて所定の電位に保持された対向電極と、両電極の間に保持された液晶とからなる電気光学素子を形成する請求項22記載の表示

装置の製造方法。

【請求項28】 前記形成工程は、金属反射膜又は透明導電膜からなる画素電極を形成し、能動素子、容量素子及び導体を該画素電極の下層に配する請求項27記載の表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜トランジスタなどの能動素子を含んだ画素を行列状に配したアクティブマトリクス型表示装置に関する。より詳しくは、アクティブマトリクス型表示装置にある確率で発生する欠陥画素の修復技術に関する。

【0002】

【従来の技術】図7はアクティブマトリクス型表示装置の一例を示す模式的な斜視図である。図示する様に、アクティブマトリクス型表示装置は土台となる基板101と、これに対向する基板102と、両者の間に保持された電気光学物質103とを備えている。基板101、102はガラスやプラスチックからなる。電気光学物質103としては例えば液晶材料がよく用いられている。土台となる下側の基板101には半導体技術を用いて画素アレイ部104と駆動回路部とが集積形成されている。駆動回路部は垂直駆動回路105と水平駆動回路106とに分かれている。又、基板101の周辺部上段には外部接続用の端子部107が形成されている。端子部107は配線108を介して垂直駆動回路105及び水平駆動回路106に接続している。画素アレイ部104には行状の走査線109と列状の信号線110が形成されている。両配線の交差部には画素電極111とこれを駆動する薄膜トランジスタ112を含む画素が形成されている。図示しないが、画素にはこの他に保持容量なども形成されている。一方、対向基板102には全面的に対向電極が形成されている。対向電極と、個々の画素電極111と、両者の間に保持された電気光学物質103とで電気光学素子を構成する。

【0003】図8は、アクティブマトリクス型表示装置に含まれる画素の一例を示す模式的な部分平面図である。図示する様に、画素PXLは行状の走査線Xと列状の信号線Yとの間の交差部に配されている。画素PXLは能動素子と容量素子と電気光学素子と導体とから構成されている。能動素子は薄膜トランジスタTFTからなり、走査線Xによって選択された時信号線Yから電気信号を取り込む。容量素子は保持容量Csと呼ばれており、取り込んだ電気信号を保持する。電気光学素子は保持された電気信号に応じて光学状態が変化する。導体PTNは、上述した薄膜トランジスタTFT、保持容量Cs及び電気光学素子を互いに接続する。図示の例では、導体PTNは薄膜トランジスタTFTの素子領域を構成する半導体薄膜からなり、所定の形状にパタニングされている。尚、薄膜トランジスタTFTのソースSはコン

タクトCONを介して信号線Yに接続し、ゲートGは走査線Xから延設されており、ドレインDはコンタクトCONを介して電気光学素子(図示略)に接続している。又、保持容量Csは走査線Xと平行に形成された容量線Xsと導体PTNとの間に形成されており、薄膜トランジスタTFTのドレインDに電気接続している。

【0004】アクティブマトリクス型表示装置の製造プロセスにおいて、静電気ダメージなどにより欠陥画素がある割合で発生することは避けられない。しかし、欠陥画素が表示装置の表示領域に一個だけ発生した場合でも、その表示装置を不良として廃棄するのは、歩留りに影響し製造単価に響くことになる。そこで、従来から欠陥画素を可能な限り再生もしくは修復する「リペア」を行なっているのが現状である。尚、リペアには欠陥画素を外観的に目立たなくする対症療法的な修復も含まれる。一般的なりペアの手法には、レーザなどで欠陥画素の画素電極あるいはその上の液晶配向膜を破壊する手法が行なわれている。即ち、欠陥画素に含まれる電気光学素子を物理的に破壊することで黒点化する。外観的に見ると、白点欠陥(輝点欠陥)に比べると黒点欠陥は目立たない。しかし、この様なりペア方法では、液晶に印加される電圧を制御できない為、実際には確定した表示濃度を保証できない。

【0005】別のリペア方法では、図8に示す様に導体PTNをレーザ光の照射により切断部CTで切断し、欠陥を含む電気光学素子及び保持容量Csを薄膜トランジスタTFTから切り離す。この場合の等価回路を図9に示す。図示する様に、薄膜トランジスタTFTのソースSは信号線Yに接続し、ゲートGは走査線Xに接続し、ドレインDは保持容量Cs及び電気光学素子に接続している。この例の場合、電気光学素子は液晶セルC1cであり、等価的にコンデンサで表わしている。液晶セルC1cは画素電極と対向電極との間に保持された液晶からなる。画素電極は薄膜トランジスタTFTのドレインDに接続し、対向電極には一定の電位が印加されている。一方、保持容量Csの一端はドレインDに接続され、他端は所定の電位が供給される容量線Xsに接続されている。これらのTFT、C1c、Csは導体PTNによって互いに接続されている。保持容量Csに短絡欠陥が発生することが多く、この場合保持容量Csと液晶セルC1cが切断部CTでTFTから切り離される。しかし、この様なりペア方式は実際的ではなく欠陥画素を目立たなくする様に修復することが難しい。Csに短絡欠陥が発生すると、図示の修復状態では液晶セルC1cの一端に短絡したCsを介して容量線Xsの電位が印加され、液晶セルC1cの他端には対向電極の電位が印加される。従って、液晶セルC1cには常時直流電圧が印加された状態になる。例えば、対向電極の電位と容量線Xsの電位が同レベルであると、ノーマリホワイトモードの場合液晶セルC1cは常時白レベルの輝度を表示するこ

とになり、欠陥が逆に目立ってしまう。

【0006】

【課題を解決する為の手段】上述した従来の技術の課題を解決する為に以下の手段を講じた。即ち、本発明に係る表示装置は、基本的に、行状の走査線と、列状の信号線と、両者の交差部に保持された行列状の画素とを備えている。前記画素は、走査線によって選択された時信号線から電気信号を取り込む能動素子と、取り込んだ電気信号を保持する容量素子と、保持された電気信号に応じて光学状態が変化する電気光学素子と、前記能動素子、前記容量素子及び前記電気光学素子を互いに接続する導体とからなる。特徴事項として、前記導体は、前記容量素子に欠陥があるとき前記電気光学素子と前記能動素子との電気的な接続を維持したまま前記容量素子を前記電気光学素子から電気的に切断可能なパタン形状を有する。具体的には、前記能動素子、容量素子、電気光学素子及び導体は透明基板の一面側に集積形成されており、前記導体は透明基板の他面側から入射するレーザ光の照射を受けて部分的に切断可能なパタン形状を有する。好ましくは、前記導体は、レーザ光の照射を受けて切断可能なくびれたパタン形状を有する。又、前記能動素子は、走査線に接続したゲート、信号線に接続したソース及び前記電気光学素子と容量素子とに接続したドレインを有する薄膜トランジスタからなり、前記導体は該薄膜トランジスタを構成する半導体薄膜と同一層である。又、前記薄膜トランジスタは、多結晶シリコンからなる半導体薄膜で構成されている。又、前記電気光学素子は、前記能動素子に接続した画素電極と、該画素電極に対向配置されて所定の電位に保持された対向電極と、両電極の間に保持された液晶とからなる。又、前記画素電極は金属反射膜或いは透明導電膜からなり、前記能動素子、容量素子及び導体は該画素電極の下層に配されている。

【0007】本発明は上述した修復前の表示装置の他、修復後の表示装置を包含している。即ち、本表示装置は、行状の走査線と、列状の信号線と、両者の交差部に配された行列状の画素とを備え、前記画素は、走査線によって選択された時信号線から電気信号を取り込む能動素子と、取り込んだ電気信号を保持する容量素子と、保持された電気信号に応じて光学状態が変化する電気光学素子と、前記能動素子、前記容量素子及び前記電気光学素子を互いに接続する導体とからなる。特徴事項として、各画素に含まれる容量素子は欠陥容量素子と非欠陥容量素子とがあり、欠陥容量素子を含む画素では前記能動素子と前記電気光学素子との電気的接続を維持したまま、欠陥容量素子が前記導体から選択的に切り離されている。

【0008】更に、本発明は表示装置の修復方法を包含している。即ち、行状の走査線と、列状の信号線と、両者の交差部に配された行列状の画素とを備え、前記画素

は、走査線によって選択された時信号線から電気信号を取り込む能動素子と、取り込んだ電気信号を保持する容量素子と、保持された電気信号に応じて光学状態が変化する電気光学素子と、前記能動素子、前記容量素子及び前記電気光学素子を互いに接続する導体とからなる表示装置の修復方法であって、容量素子に起因する欠陥画素が含まれているとき、前記欠陥画素内で、能動素子と電気光学素子との電気的な接続を保ったまま容量素子のみを前記導体から電気的に切り離すことを特徴とする。

【0009】加えて本発明は、表示装置の製造方法を包
含している。即ち、行状の走査線と、列状の信号線と、
両者の交差部に配された行列状の画素とを備え、前記画
素は、走査線によって選択された時信号線から電気信号
を取り込む能動素子と、取り込んだ電気信号を保持する
容量素子と、保持された電気信号に応じて光学状態が変
化する電気光学素子と、前記能動素子、前記容量素子及
び前記電気光学素子を互いに接続する導体とからなる表
示装置の製造方法であって、各画素ごとに、能動素子、
電気光学素子および容量素子を形成する形成工程と、こ
れらの能動素子、電気光学素子および容量素子を互いに
電気的に接続する導体をパタニングする食刻工程と、容
量素子に起因する欠陥画素が含まれているとき、該欠陥
画素内で能動素子と電気光学素子との電気的な接続を保
ったまま容量素子のみを導体から電気的に切り離す修復
工程とを行う。

【0010】上述した様に、本発明に係る修復技術によ
れば、容量素子に欠陥がある時電気光学素子と能動素子
との電気的な接続を維持したまま欠陥容量素子のみを電
気光学素子から電気的に切り離している。従って、容量
素子に短絡欠陥が生じている時でも、不要な直流電圧が
電気光学素子に印加される恐れはない。一方、電気光学
素子は引き続き能動素子に接続されているのでこれによ
り不十分ではあるが動作可能である。即ち、容量素子が
切り離されているので回路的な寄生容量に頼って電気光
学素子が動作するので、正常な画素に比べると電気信号
のリークなどにより輝度レベルが若干ずれる恐れがあ
る。それでも、欠陥画素を黒点化又は白点化するよりも
目立たなくすることができる為、従来に比し効果的なり
べア方式と言える。

【0011】

【発明の実施の形態】以下図面を参照して本発明の実施
の形態を詳細に説明する。図1は本発明に係る表示装置
の実施形態の一例を示す模式的な部分平面図である。
尚、理解を容易にする為図8に示した従来の表示装置と
対応する部分には対応する参照番号を付してある。本表
示装置は、行状の走査線Xと、列状の信号線Yと、両者
の交差部に配された行列状の画素PXLとを備えてい
る。画素PXLは能動素子と容量素子と電気光学素子と
これらを互いに接続する導体とを含んでいる。能動素子
は薄膜トランジスタTFTからなり、走査線Xによって

選択された時信号線Yから電気信号を取り込む。容量素
子は保持容量Csとして形成されており、取り込んだ電
気信号を保持する。電気光学素子は保持された電気信号
に応じて光学状態が変化する。導体PTNは薄膜ラン
ジスタTFT、保持容量Cs及び電気光学素子を互いに
接続する。特徴事項として、導体PTNは、保持容量C
sに欠陥DFがある時、電気光学素子と薄膜トランジス
タTFTとの電気的な接続を維持したまま、保持容量C
sを電気光学素子から電気的に切断可能なパタン形状を
有する。具体的には、図示の切断部CTにレーザ光を照
射して、短絡欠陥DFを含む保持容量Csを電気光学素
子から切り離す。具体的には、薄膜トランジスタTFT
、保持容量Cs、電気光学素子及び導体PTNはガラ
スなどの透明基板の一面側に（表面側）集積形成されて
おり、導体PTNは透明基板の他面側（裏面側）から入
射するレーザ光の照射を受けて部分的に切断可能なパタ
ン形状を有する。好ましくは、導体PTNはレーザ光の
照射を受けて切断可能なくびれたパタン形状を有する。
尚、薄膜トランジスタTFTは、走査線Xに接続したゲ
ートG、信号線Yに接続したソースS及び電気光学素子
と保持容量Csとに接続したドレインDを有する。この
場合、導体PTNは薄膜トランジスタTFTを構成する
半導体薄膜と同一層である。薄膜トランジスタTFT
は、例えば多結晶シリコンからなる半導体薄膜で構成さ
れている。多結晶シリコンTFTは非晶質シリコンTFT
に比べ電流リークが少ないので、保持容量Csを切り
離しても電気光学素子はある程度駆動する能力がある。
尚、前述した電気光学素子は、TFTのドレインDに接
続した画素電極と、この画素電極に対向配置されて所定
の電位に保持された対向電極と、両電極の間に保持され
た液晶とからなる。この場合、画素電極は金属反射膜か
らなり、TFT、保持容量Cs及び導体PTNは金属反
射膜の下層に配されている。即ち、本表示装置は反射型
である。反射型の場合、導体PTNは金属反射膜の下に
置かれており、画素の開口率に関係なく比較的自由にパ
タン設計ができる。従って、所望の部分に切断部CTを
設定することが可能である。尚、本発明は反射型の表示
装置ばかりでなく透過型の表示装置にも適用可能である
ことは言うまでもない。

【0012】図2は、図1に示した表示装置の等価回路
図である。尚、理解を容易にする為、図9に示した従来
の表示装置と対応する部分には対応する参照番号を付し
てある。画素PXLは薄膜トランジスタTFTと保持容
量Csと液晶セル（電気光学素子）Clicとを含んでい
る。TFTとClicとCsは導体PTNによって互いに
電気接続されている。この例では、保持容量Csの部分
で、絶縁膜の破壊などによりドレインDと容量線Xsと
が短絡し、欠陥DF（図1）を生じている。保持容量C
sの欠陥により、TFTのドレインDと容量線Xsは短
絡している。この場合、導体PTNを丁度CTでレーザ

カットし、保持容量CsをドレインDから切り離す。これにより、TFTを介して入力された電気信号は、液晶セルC1cの画素電極のみに印加される。これにより、Csの欠陥に起因するイレギュラーな電位がC1cの画素電極に印加されることがない。従って、液晶セルC1cは主として自己の保持特性のみでTFTにより駆動されることになる。この様に、保持容量Csの部分で万一短絡欠陥などの異常が発生しても、欠陥容量Csをレーザー光で切り離すことによって、液晶セルC1cの画素電極にはほぼ本来の電気信号電位が供給可能である。この様な修復は、図2に示すようにTFTの次にC1cとCsを順に配列することで可能になる。図9の構造に比べ、図2の構造は修復後でも入力された電気信号の電位を画素電極に供給でき、正常な画素とほぼ同等の信号電位が保持可能となる為、表示エリアを巨視的に見た場合画質のレベルを下げる事ができない。ここで、修復された画素には、信号電位と完全に同等ではなく、ほぼ同等な電位を供給可能である。巨視的ではなく微視的に見ると、修復された画素は保持容量が切り離されている為、例えば液晶セルC1c自身の保持率やTFTの電流リークなどに依存して、正常な画素に比べ、入力された電気信号の電位を保持する能力が若干劣るからである。この場合、修復された画素の周辺を微視的に観察すると、微細なレベルのフリッカや微細な輝度レベルのずれが観察される。但し、百万個を超える画素を含む表示領域を巨視的に見れば、この様なわずかな相違はほとんど視認不可能である。

【0013】図3は、図1に示した(a)-(b)-(c)-(d)-(e)に沿った断面形状を表わした展開断面図である。図示する様に、本表示装置は一对の基板1、9と両者の間に保持された液晶11とで構成されている。上側の基板9の内表面には透明な対向電極10が形成されている。一方、下側のガラス基板1の内表面には、薄膜トランジスタTFTや保持容量Csが形成されている。TFTはボトムゲート構造を有し、ゲートGの上にゲート絶縁膜2を介して半導体薄膜3が成膜されている。この半導体薄膜3は例えば多結晶シリコンからなり、所定の形状にパタニングされて、図1に示した導体PTNを構成している。半導体薄膜3のゲートGと対応する部分には上からストッパ5が形成されており、チャンネル領域を保護している。係る構成を有する薄膜トランジスタTFTは層間絶縁膜4により被覆されている。その上には信号線Yがパタニング形成されており、層間絶縁膜4に開口したコンタクトを介してTFTのソースSに電気接続している。一方、保持容量Csは容量線Xsと半導体薄膜3との間に挟持された絶縁膜を誘電体層として形成されている。尚、容量線XsはゲートGを含む走査線Xと同一材料である。又、誘電体層はゲート絶縁膜2と同一層である。係る構成を有する保持容量CsはTFTのドレインDに電気接続している。保持容量C

sに図示の短絡欠陥DFが生じた場合、保持容量Csは半導体薄膜3の切断部CTでドレインDから切り離される。この場合、切断部CTはガラス基板1の裏面側から照射されるレーザー光によって処理される。図示する様に、短絡欠陥DFは容量線Xsと半導体薄膜3との間に保持されたゲート絶縁膜2の絶縁破壊により発生する場合が多い。上述したTFT及びCsは平坦化膜7により被覆されている。その上には、画素電極8が形成されており、パッド電極6を介してTFTのドレインDとコンタクトしている。この画素電極8と対向電極10との間に保持された液晶11とで、画素毎に液晶セルが構成される。本例の場合、画素電極8は金属反射膜からなり、反射型の表示装置となっている。TFTやCsを構成する半導体薄膜3は金属反射膜からなる画素電極8で完全に覆われる為、外部から視認されることはない。従って、半導体薄膜3のパターン設計は比較的自由度があり、TFTと液晶セルの接続を保持したまま、Csのみを選択的に切り離し可能な形状にできる。

【0014】図4は、図3に示した表示装置の変形例を示しており、対応する部分には対応する参照番号を付して理解を容易にしている。異なる点は、TFTがボトムゲート構造ではなく、トップゲート構造となっていることである。即ち、半導体薄膜3の上にゲート絶縁膜2を介してゲートGが形成されている。これに対応して、保持容量Csは下層の半導体薄膜3と上層の容量線Xsとの間に保持されたゲート絶縁膜2を誘電体層としている。この誘電体層に図示の短絡欠陥DFが発生した時、保持容量Csは切断部CTで、TFT及び画素電極8から切り離される。

【0015】図5は、図1に示した本発明に係る表示装置の変形例を示す模式的な部分平面図である。図示する様に、導体PTNの切断部CTは、予めレーザー光の照射を受けて切断可能なくびれたボタン形状を有する。これにより、レーザー光の照射で容易に溶融切断可能となり、周辺の画素電極、液晶及びその配向膜に熱的な悪影響を及ぼす恐れがなくなる。

【0016】図6は、図2に示した表示装置の変形例を示す模式的な等価回路図である。本例では、第1の保持容量Cs1と、第2の保持容量Cs2が別々に、TFTのドレインDに電気接続されている。この場合、Cs1に欠陥が生じれば、これをCT1で切断することにより、TFT及びC1cから切り離すことができる。又、Cs2に欠陥が発生した場合、CT2で切断することによりTFT及びC1cから切り離すことができる。この様に選択的切断が可能なパターンに導体PTNを形成すればよい。

【0017】

【発明の効果】以上説明したように、本発明によれば、アクティブマトリクス型の表示装置において、容量素子に欠陥がある時電気光学素子と能動素子との電氣的な接

11

続を維持したまま容量素子を電気光学素子から電氣的に切断可能である為、修復後でも電気光学素子は能動素子によりほぼ正常に動作可能である。従って、ほとんど表示品位を低下させることなく欠陥画素の修復が可能になる。

【図面の簡単な説明】

【図1】本発明に係る表示装置の模式的な部分平面図である。

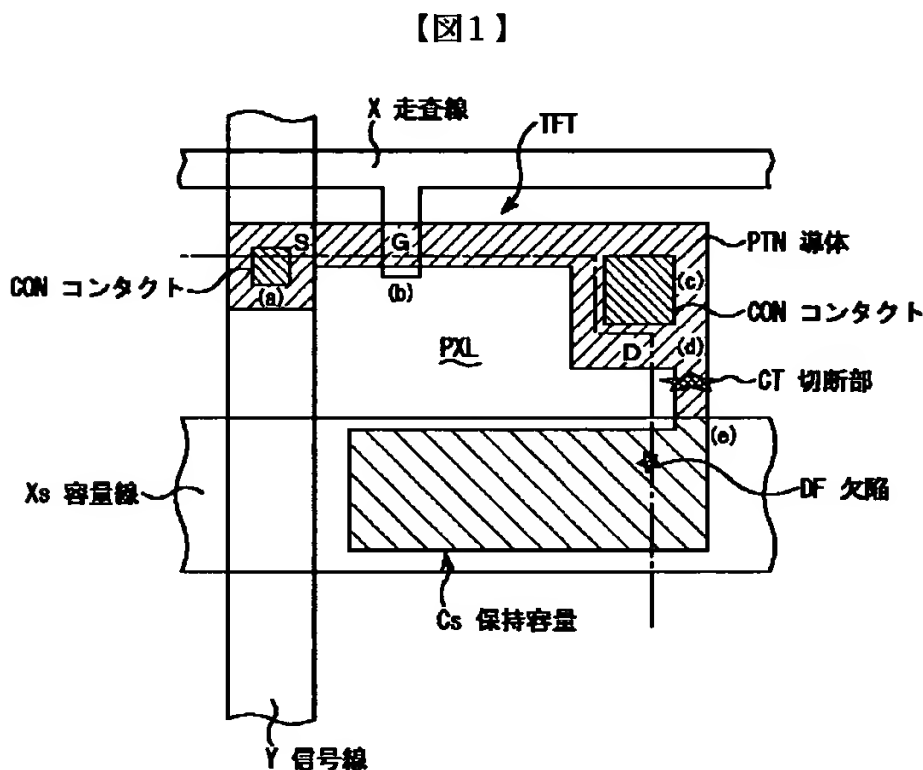
【図2】図1に示した表示装置の等価回路図である。

【図3】図1に示した表示装置の展開断面図である。

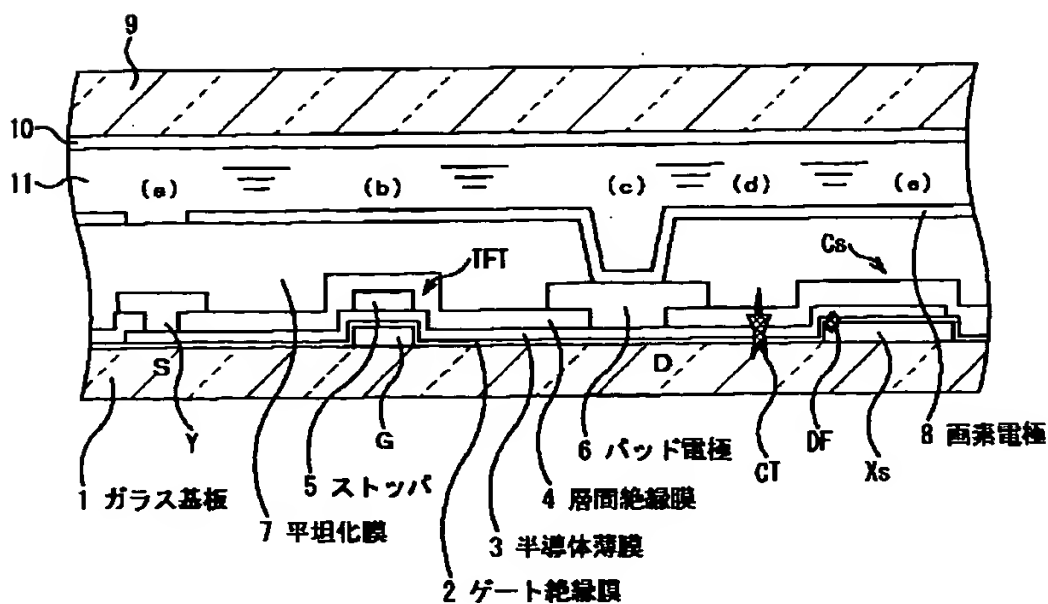
【図4】図3に示した実施形態の変形例である。

【図5】図1に示した実施形態の変形例である。

【図6】図2に示した実施形態の変形例である。



【図3】



12

【図7】従来の表示装置の一般的な構成を示す模式的な斜視図である。

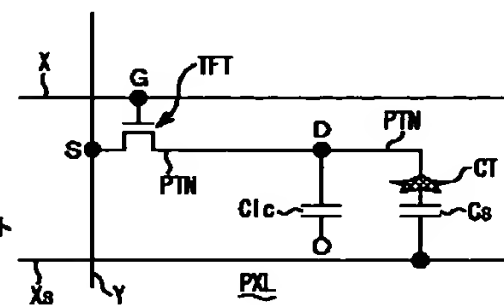
【図8】従来の表示装置の一例を示す部分平面図である。

【図9】図8に示した表示装置の等価回路図である。

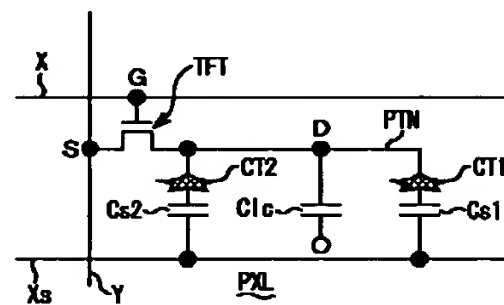
【符号の説明】

1・・・ガラス基板、2・・・ゲート絶縁膜、3・・・半導体薄膜、4・・・層間絶縁膜、7・・・平坦化膜、8・・・画素電極、9・・・基板、10・・・対向電極、11・・・液晶、X・・・走査線、Y・・・信号線、TFT・・・薄膜トランジスタ、Cs・・・保持容量、PTN・・・導体、PXL・・・画素、CT・・・切断部

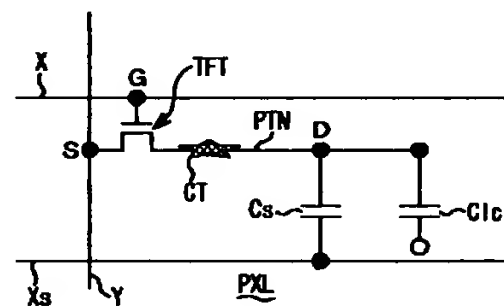
【図2】



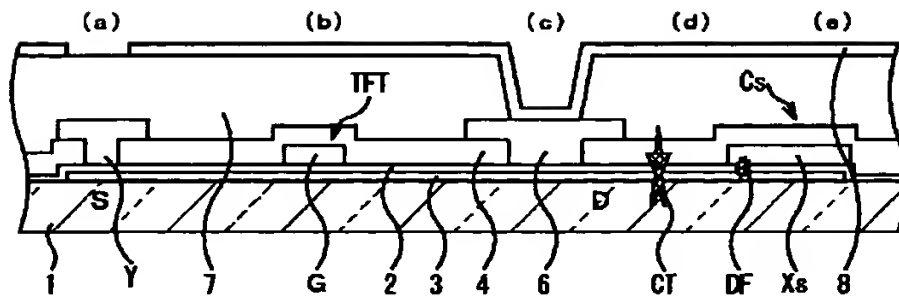
【図6】



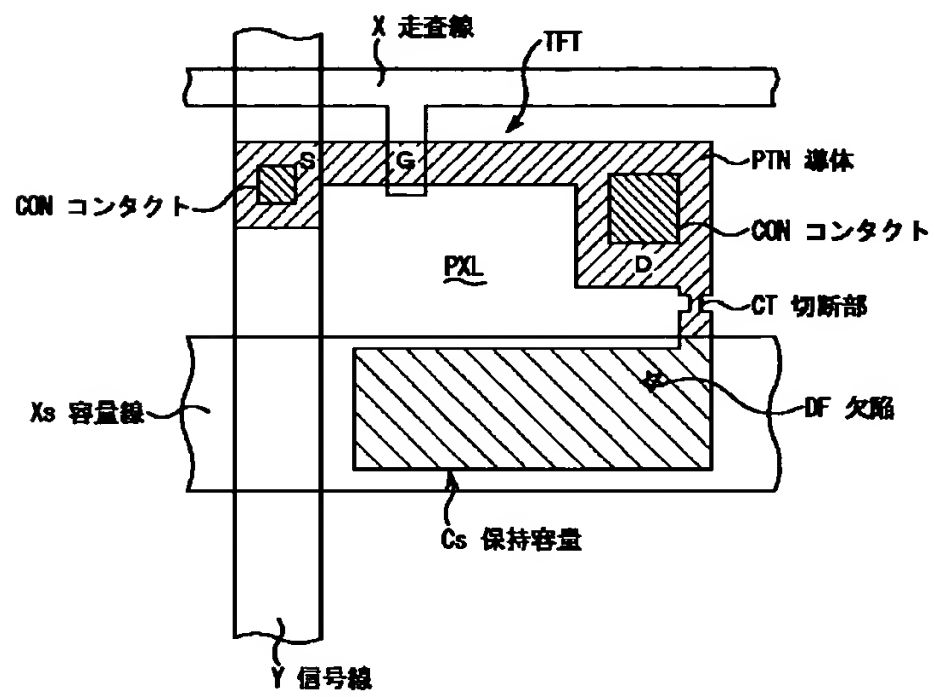
【図9】



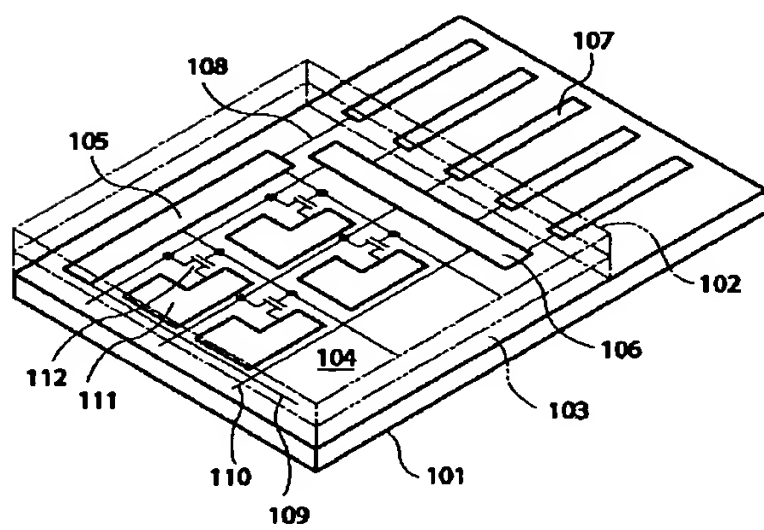
【図4】



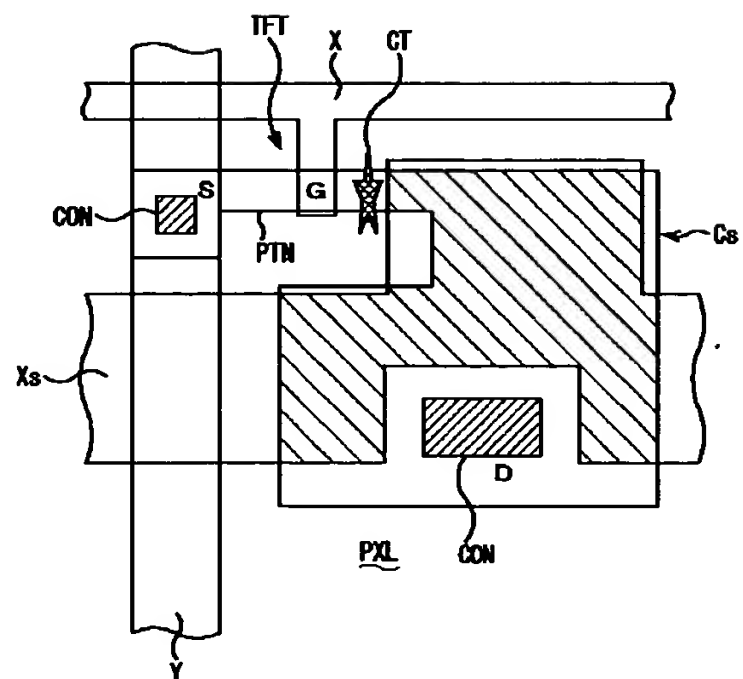
【図5】



【図7】



【図8】



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	キーワード(参考)
H 0 1 L 21/822		H 0 1 L 29/78	6 1 2 A
29/786			

Fターム(参考) 2H092 GA26 HA05 JB64 JB68 JB69
 JB73 KA04 MA47 NA13 NA29
 NA30
 5C094 AA42 AA60 BA03 BA43 EA01
 EA04 EA07 EB02 FB12 FB14
 GB10
 5F038 AC05 AV03 CA03 DT18 EZ06
 EZ20
 5F064 AA20 CC09 CC23 FF06 FF27
 FF30 FF42
 5F110 AA27 BB02 CC01 CC07 DD02
 GG02 GG13 HM20 NN02 NN12
 NN73 QQ30